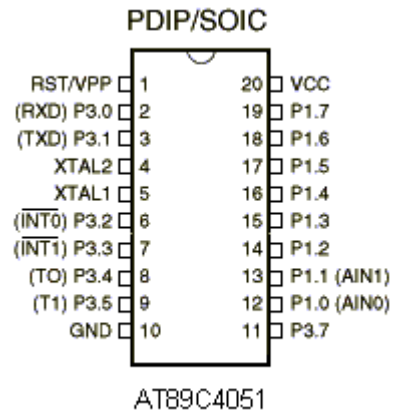


AT89C4051 是美国 ATMEL 公司生产的低电压, 高性能 CMOS 8 位单片机, 片内含 4k bytes 的可反复擦写的 Flash 只读程序存储器和 128 bytes 的随机存取数据存储器 (RAM), 器件采用 ATMEL 公司的高密度、非易失性存储技术生产, 兼容标准 MCS-51 指令系统, 片内置通用 8 位中央处理器和 Flash 存储单元, 功能强大 AT89C4051 单片机可灵活地应用于各种控制领域。

### 主要性能参数:

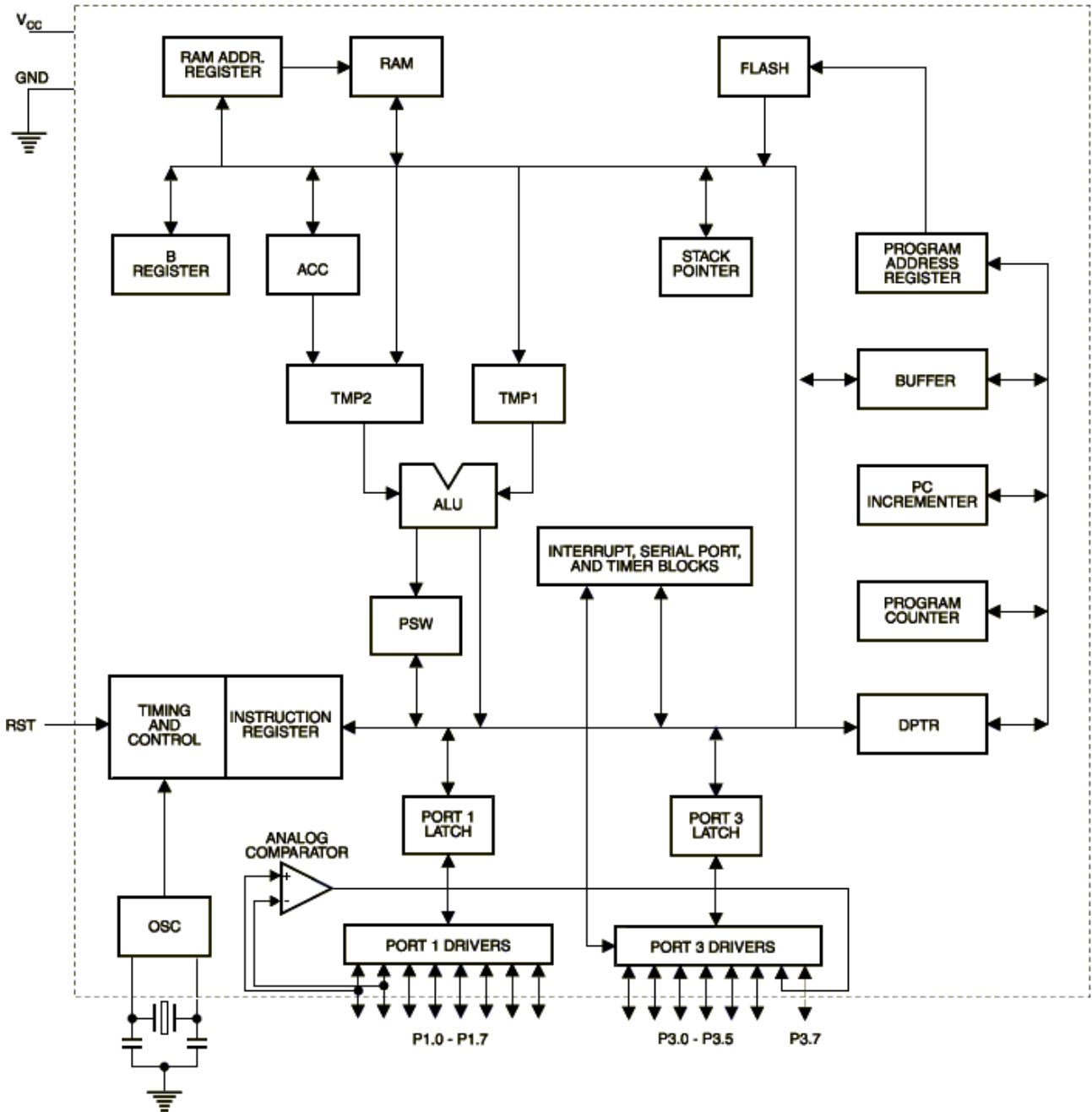
- 与 MCS—51 产品指令系统完全兼容
- 4k 字节可重擦写闪存存储器
- 1000 次擦写周期
- 2. 7—6V 的工作电压范围
- 全静态操作: 0Hz—24MHz
- 两级加密程序存储器
- 128×8 字节内部 RAM
- 15 个可编程 I/O 口线
- 两个 16 位定时/计数器
- 6 个中断源
- 可编程串行 UART 通道
- 可直接驱动 LED 的输出端口
- 内置一个模拟比较器
- 低功耗空闲和掉电模式及电压跌落检测



### 功能特性概述:

AT89C4051 提供以下标准功能: 4k 字节 Flash 闪存存储器, 128 字节内部 RAM, 15 个 I/O 口线, 两个 16 位定时/计数器, 一个 5 向量两级中断结构, 一个全双工串行通信口, 内置一个精密比较器, 片内振荡器及时钟电路。同时, AT89C2051 可降至 0Hz 的静态逻辑操作, 并支持两种软件可选的节电工作模式。空闲方式停止 CPU 的工作, 但允许 RAM, 定时/计数器, 串行通信口及中断系统继续工作。掉电方式保存 RAM 中的内容, 但振荡器停止工作并禁止其它所有部件工作直到下一个硬件复位。

方框图



### 引脚功能说明

- V<sub>CC</sub>: 电源电压
- GND: 地
- P1 口: P1 口是一组 8 位双向 I/O 口, P1.2—P1.7 提供内部上拉电阻, P1.0 和 P1.1 内部无上拉电阻, 主要是考虑它

们分别是内部精密比较器的同相输入端 (AIN0) 和反相输入端 (AIN1), 如果需要应在外部接上拉电阻。P1 口输出缓冲器可吸收 20mA 电流并可直接驱动 LED。当 P1 口引脚写入“1”时可作输入端, 当引脚 P1.2—P1.7 用作输入并被外部拉低时, 它们将因内部的上拉电阻而输出电流 ( $I_{IL}$ )。

P1 口还在 Flash 闪速编程及程序校验时接收代码数据。

• **P3 口:** P3 口的 P3.0—P3.5、P3.7 是带有内部上拉电阻的 7 个双向 I/O 口。P3.6 没有引出, 它作为一个通用 I/O 口但不可访问, 但可作为固定输入片内比较器的输出信号, P3 口缓冲器可吸收 20mA 电流。当 P3 口写入“1”时, 它们被内部上拉电阻拉高并可作为输入端口。作输入端时, 被外部拉低的 P3 口将用上拉电阻输出电流 ( $I_{IL}$ )。

P3 口除了具有一般 I/O 口功能外, 还有更重要的第二功能, 如下表所示:

口引脚	功能特性
P3.0	RXD (串行输入口)
P3.1	TXD (串行输出口)
P3.2	INT0 (外中断0)
P3.3	INT1 (外中断1)
P3.4	T0 (定时/计数器0外部输入)
P3.5	T1 (定时/计数器1外部输入)

P3 口还接收一些用于 Flash 闪速存储器编程和程序校验的控制信号。

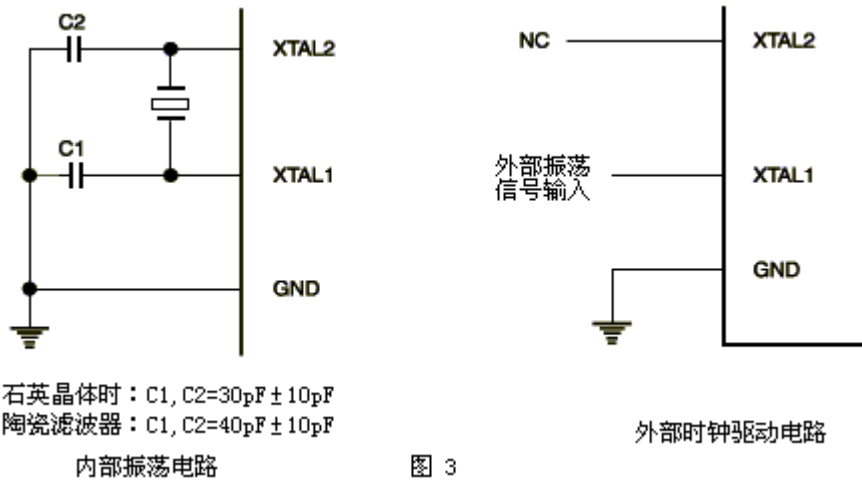
• **RST:** 复位输入。RST 引脚一旦变成两个机器周期以上高电平, 所有的 I/O 口都将复位到“1”(高电平) 状态, 当振荡器正在工作时, 持续两个机器周期以上的高电平便可完成复位, 每个机器周期为 12 个振荡时钟周期。

• **XTAL1:** 振荡器反相放大器的及内部时钟发生器的输入端。

• **XTAL2:** 振荡器反相放大器的输出端。

• **振荡器特征:**

XTAL1、XTAL2 为片内振荡器的反相放大器的输入和输出端, 如下图所示。可采用石英晶体或陶瓷振荡器组成时钟振荡器, 如需从外部输入时钟驱动 AT89C4051, 时钟信号从 XTAL1 输入, XTAL2 应悬空。由于输入到内部电路是经过一个 2 分频触发器, 所以输入的外部时钟信号无需特殊要求, 但它必须符合电平的最大和最小值及时序规范。



• 特殊功能寄存器:

片内特殊功能寄存器（SFR）空间存储区的映象图如下表所示。

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H								0CFH
0C0H								0C7H
0B8H	IP XXX00000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0XX00000							0AFH
0A0H								0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000		8FH
80H		SP 00000111	DPL 00000000	DPH 00000000			PCON 0XXX0000	87H

并非存储区中所有的地址单元都被占用，未占用的地址单元亦不能使用，如果对其进行读访问一般返回为随机数，写访问也不确定。

这些单元是为了以后利用这些未使用的地址单元扩展新功能而设置，所以用户软件不要对它们写“1”，在这种情况下，新位的复位或不激活值总为“0”。

**• 某些指令的约束条件:**

AT89C4051 是经济型低价位的微控制器，它含有 4k 字节的 Flash 闪速程序存储器，指令系统与 MCS—51 完全兼容，可使用 MCS-51 指令系统对其进行编程。但是在使用某些有关指令进行编程时，程序员须注意一些事项。

和跳转或分支有关的指令有一定的空间约束，使目的地址能安全落在 AT89C4051 的 4k 字节的物理程序存储器空间内，程序员必须注意这一点。对于 4k 字节存储器的 AT89C4051 来说，LJMP 0FE0H 是一条有效指令，而 LJMP 1000H 则为无效指令。

**1.分支指令**

对于 LCALL、LJMP、ACALL、AJMP、SJMP、JMP @A+DPTR 等指令，只要程序员记住这些分支指令的目的地址在程序存储器大小的物理范围内（AT89C4051 程序地址空间为：000H—FFFH 单元），这些无条件分支指令就会正确执行，超出物理空间的限制会出现不可预知的程序出错。CJNE[……]、DJNZ[……]、JB、JNB、JC、JNC、JBC、JZ、JNZ 等这些条件转移指令的使用与上述原则一样，同样，超出物理空间的限制也会引起不可预知的程序出错。至于中断的使用，80C51 系列硬件结构中已保留标准中断服务子程序的地址。

**2.与 MOVX 相关的指令，数据存储器**

AT89C4051 包含 128 字节内部数据存储器，这样，AT89C4051 的堆栈深度局限于内部 RAM 的 128 字节范围内，它既不支持外部数据存储器的访问，也不支持外部程序存储器的执行，因此程序中不应有 MOVX[……]指令。

一般的 80C51 汇编器即使在违反上述指令约束而写入指令时仍对指令进行汇编，用户应了解正在使用的 AT89C4051 微控制器的存储器物理空间和约束范围，适当地调整所使用的指令寻址范围以适应 AT89C4051。

**• 程序存储器的加密:**

AT89C4051 可使用对芯片上的两个加密位进行编程（P）或不编程（U）来得到如下表所示的功能：

AT89C4051 加密位

程序加密位			保护类型
	LB1	LB2	
1	U	U	无程序加密功能
2	P	U	禁止进一步进行Flash闪速编程
3	P	P	同方式2，同时禁止校验

注：加密位只能用片擦除操作进行擦除

**• 空闲模式:**

在空闲模式下，CPU 保持睡眠状态而所有片内的外设仍保持激活状态，这种方式由软件产生。此时，片内 RAM 和所有特殊功能寄存器的内容保持不变。空闲模式可由任何允许的中断请求或硬件复位终止。

P1.0 和 P1.1 在不使用外部上拉电阻的情况下应设置为“0”，或者在使用上拉电阻的情况下设置为“1”。

应注意的是：在用硬件复位终止空闲模式时，AT89C4051 通常从程序停止一直到内部复位获得控制之前的两个机器周

期处恢复程序执行。在这种情况下片内硬件禁止对内部 RAM 的读写，但允许对端口的访问，要消除硬件复位终止空闲模式对端口意外写入的可能，原则上进入空闲模式指令的下一条指令不应端口引脚或外部存储器进行访问。

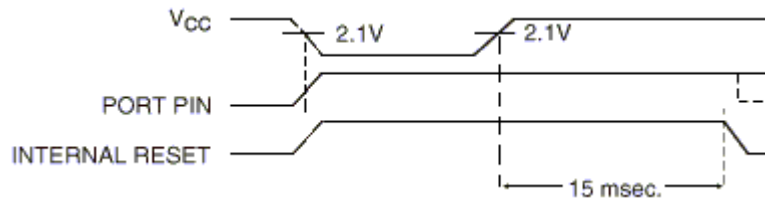
**• 掉电模式:**

在掉电模式下，振荡器停止工作，进入掉电模式的指令是最后一条被执行的指令，片内 RAM 和特殊功能寄存器的内容在终止掉电模式前被冻结。退出掉电模式的唯一方法是硬件复位，复位后将重新定义全部特殊功能寄存器但不改变 RAM 中的内容，在 Vcc 恢复到正常工作电平前，复位应无效，且必须保持一定时间以使振荡器重新启动并稳定工作。

P1.0 和 P1.1 在不使用外部上拉电阻的情况下应设置为“0”，或者在使用外部上拉电阻时应设为“1”。

**• 跌落检测:**

当 Vcc 跌落至检测极限值以下时，除 P1.0 和 P1.1 引脚外所有的 I/O 引脚将被微弱拉高。当 Vcc 恢复时，片内复位电路将自动延时约 15ms 后复位。跌落电压值为  $2.1V \pm 10\%$ 。



**• Flash 闪存存储器的编程:**

AT89C4051 是在擦除状态下（也即所有单元内容均为 FFH 时）用 4k 字节的片内 PEROM 代码存储阵列进行封装微控制器，其程序存储器是可反复编程的。代码存储阵列一次编程一个字节，一旦阵列被编程，如需重新编程一非空（空为：FFH）字节，必须对整个存储器阵列进行电擦除。

AT89C4051 内 Flash 闪存存储器的编程和校验电路如图 4 和图 5 所示。

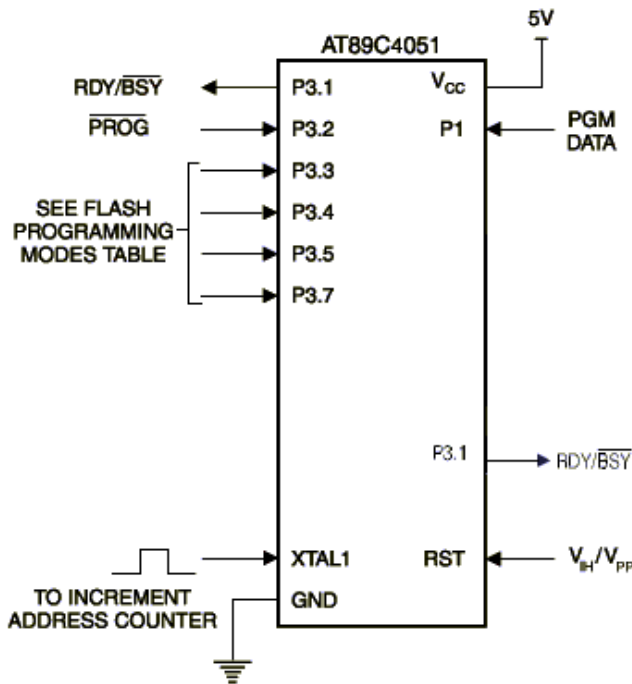


图4 编程电路

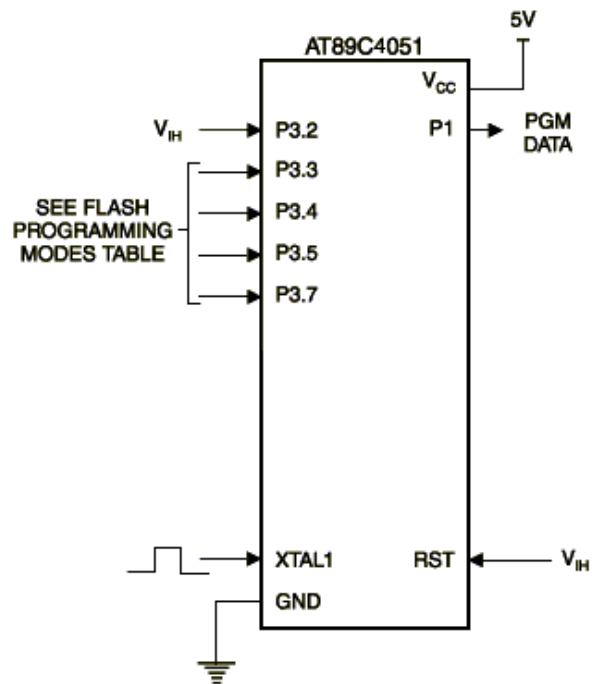


图5 校验电路

• **内部地址计数器:** AT89C4051 内部包含一个 PEROM 编程地址计数器, 它总在 RST 上升沿到来时复位到 000H, 并在 XTAL1 引脚上出现正跳变脉冲时进行加 1 计数。

• **编程方法:** 要对 AT89C4051 进行编程, 推荐使用以下方法。

1. 上电次序:

在 Vcc 和 GND 引脚之间加上电源。

设置 RST 和 XTAL1 为 GND 电平。

其它引脚置空, 等待至少 10ms 以上。

2. 置 RST 引脚为高电平, 置 P3.2 引脚为高电平。

3. 对引脚 P3.3、P3.4、P3.5、P3.7 按下表正确组合加上逻辑高“H”或低“L”电平即可对 PEROM 进行编程操作。

编程和校验方法如下:

4. 在 000H 地址单元对 P1.0—P1.7 输入数据代码字节。

5. 置 RST 端为+12V, 激活编程。

6. 使 P3.2 跳变一次来编程 PEROM 阵列中的一字节或者加密位, 写字节周期是自身定时的, 一般需时 1.2ms。

7. 当校验已编程的数据, 使 RST 从+12V 降到逻辑电平“H”, 置 P3.3—P3.7 引脚到正确的电平即可从 P1 口读取数据。

8. 对下一地址单元编程字节, 使 XTAL1 引脚正脉冲跳变一次使地址计数器加 1, 在 P1 口输入新的数据字节。

9. 重复 5 至 8, 可对整个 2k 字节阵列全部编程, 直到目标文件结束。

10. 下电次序:





置 XTAL1 为低“L”电平

置 RST 为“L”电平

置空所有其它 I/O 引脚

关闭 Vcc 电源

### AT89C4051 Flash 闪速编程方式

方式		RST/VPP	P3.2/ $\overline{\text{PROG}}$	P3.3	P3.4	P3.5	P3.7
写数据码		12V		L	H	H	H
读数据码		H	H	L	L	H	H
写时钟	Bit - 1	12V		H	H	H	H
	Bit - 2	12V		H	H	L	L
片擦除		12V	 (2)	H	L	L	L
读签名字节		H	H	L	L	L	L

注: 1. 内部PEROM地址计数器在RST的上升沿复位到000H并由XTAL1引脚正脉冲进行计数

2. 片擦除需要10ms的  $\overline{\text{PROG}}$  脉冲

3. 编程期间P3.1被拉低来指示RDY/ $\overline{\text{BSY}}$

• **数据查询:** AT89C4051 具有写周期结束的数据查询功能, 在写周期期间, 对最后写入的字节尝试读将令 P1.7 上写入数据的操作结束。当写周期完成, 全部输出端的真实数据有效, 同时下一个周期开始, 数据查询可在写周期被初始化的任一时刻开始。

• **Ready/Busy:** 字节编程的进度可通过“RDY/BSY 输出信号监测，编程期间，P3.1 引脚在 P3.2 变高“H”后被拉低来指示“BSY”，P3.1 在编程结束后被再次拉高“H”来指示“RDY”。

• **程序校验:** 如果加密位 LB1、LB2 没有进行编程，则代码数据可通过校验数据线读取：

1. 使 RST 从“L”变为“H”，复位内部的地址计数器为 000H。
2. 对代码数据加上正确的控制信号即可在 P1 口引脚上读取数据。
3. XTAL1 引脚跳变一次使内部地址计数器加 1。
4. 从 P1 口读取下一个代码字节。
5. 重复 3 到 4 步骤，即可将全部单元的数据读取。

加密位不可直接校验，加密位的校验可通过对存储器的校验和写入状态来验证。

• **芯片擦除:** 利用控制信号的正确组合并保持 P3.2 引脚 10mS 的低电平即可将 PEROM 阵列（4k 字节）和两个加密位整片擦除，代码阵列在片擦除操作中将任何非空单元写入“1”可被再编程之前进行。

• **读片内签名字节:** 除 P3.5、P3.7 必须被拉成逻辑低电平外，读签名字节的过程和单元 000H、001H 及 002H 的正常校验相同，返回值意义如下：

(000H) = 1EH 声明产品由 ATMEL 公司制造。

(001H) = 41H 声明为 89C4051 单片机。

• **编程接口:**

Flash 闪速阵列中的每一代码字节进行写入且整个存储器可在控制信号的正确组合下进行擦除，写操作周期是自身定时的，初始化后它将自动定时到操作完成。

Flash 闪速存储器编程和校验时序参数

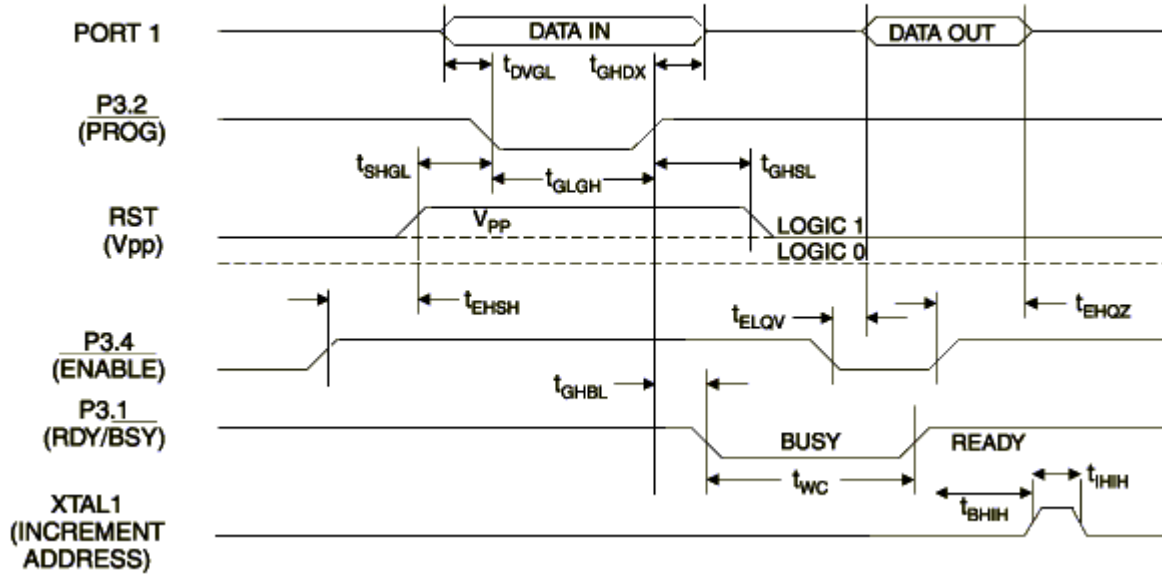
$T_A = 0^{\circ}\text{C to } 70^{\circ}\text{C}$ ,  $V_{CC} = 5.0 \pm 10\%$

符号	参数	Min	Max	Units
$V_{PP}$	编程电压	11.5	12.5	V
$I_{PP}$	编程电流		250	$\mu\text{A}$
$t_{DVGL}$	建立数据到PROG变低时间	1.0		$\mu\text{s}$
$t_{GHDX}$	PROG 变低后数据保持时间	1.0		$\mu\text{s}$
$t_{EHSB}$	ENABLE变高到 $V_{PP}$ 时间	1.0		$\mu\text{s}$
$t_{SHGL}$	建立 $V_{PP}$ 到PROG变低时间	10		$\mu\text{s}$
$t_{GHSL}$	加PROG后 $V_{PP}$ 保持时间	10		$\mu\text{s}$
$t_{GLGH}$	PROG 宽度	1	110	$\mu\text{s}$
$t_{ELQV}$	ENABLE到数据有效时间		1.0	$\mu\text{s}$
$t_{EHQZ}$	ENABLE到数据浮空时间	0	1.0	$\mu\text{s}$
$t_{GHBL}$	PROG变高到BUSY变低时间		50	ns
$t_{WC}$	字节写周期		2.0	ms
$t_{BHH}$	RDY/BSY到增加时钟延时时间	1.0		$\mu\text{s}$
$t_{HIL}$	时钟增量时间	200		ns

注：本表仅指明使用12V编程电压模式



AT89C4051 Flash 闪存编程及校验时序

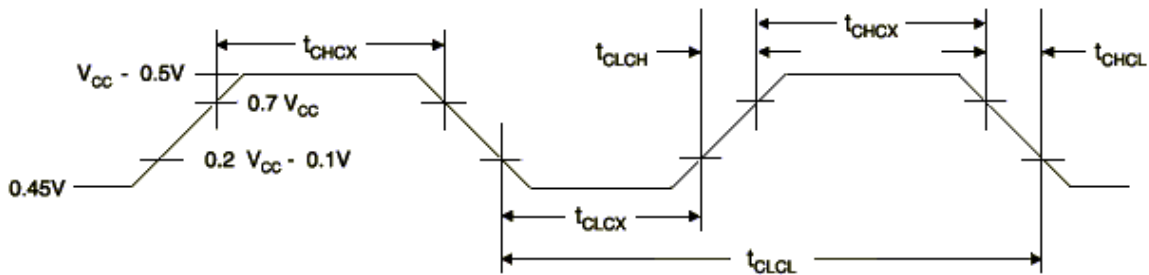


• AT89C4051 的极限参数:

极限参数

工作温度	-55°C to +125°C
储藏温度	-65°C to +150°C
任一引脚对地电压	-1.0V to +7.0V
最高工作电压	6.6V
直流输出电流	25.0 mA

• 外部时钟驱动波形:



### 外部时钟驱动

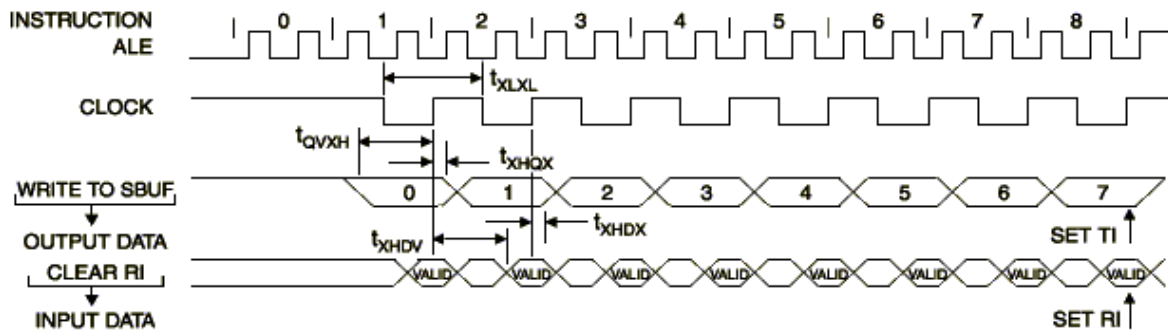
Symbol	Parameter	$V_{CC} = 2.7V \text{ to } 6.0V$		$V_{CC} = 4.0V \text{ to } 6.0V$		Units
		Min	Max	Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	12	0	24	MHz
$t_{CLCL}$	Clock Period	83.3		41.6		ns
$t_{CHCX}$	High Time	30		15		ns
$t_{CLCX}$	Low Time	30		15		ns
$t_{CLCH}$	Rise Time		20		20	ns
$t_{CHCL}$	Fall Time		20		20	ns

串行口时序: 移位寄存器测试条件

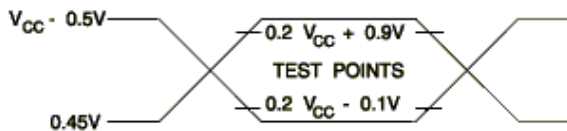
$V_{CC} = 5.0V \pm 20\%$ ; Load Capacitance = 80 pF

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
$t_{XLXL}$	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		$\mu s$
$t_{QVXH}$	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
$t_{XHDX}$	Output Data Hold after Clock Rising Edge	50		$2t_{CLCL}-117$		ns
$t_{XHDX}$	Input Data Hold after Clock Rising Edge	0		0		ns
$t_{XHDV}$	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

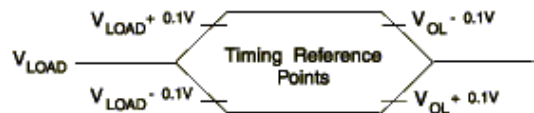
### 移位寄存器测试波形



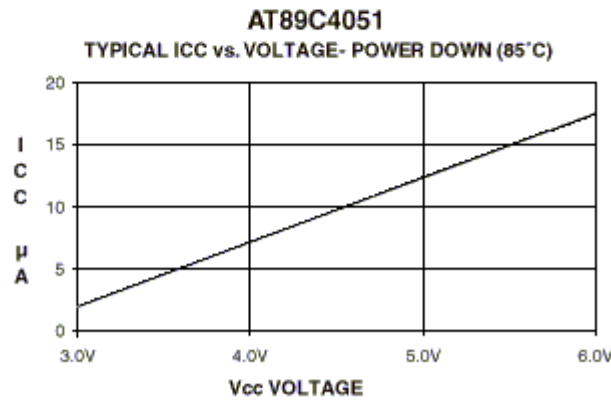
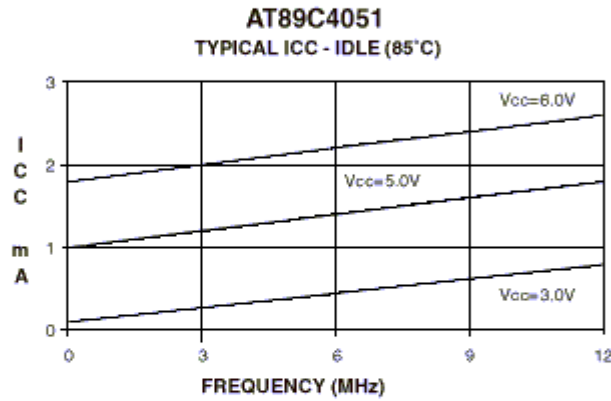
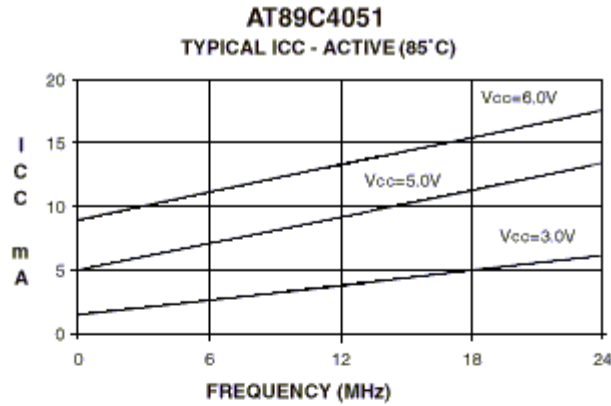
### AC 输入/输出测试波形



### 浮空波形



注: AC 输入测试期间是当电平  $V_{CC}-0.5V$  (逻辑 1) 和  $0.45V$  (逻辑 0), 实时测量  $V_{IH}$  的最小值及  $V_{IL}$  的最大值



- Power-Down Mode Notes:
1. XTAL1 tied to GND for  $I_{CC}$  (power-down)
  2. P.1.0 and P1.1 =  $V_{CC}$  or GND
  3. Lock bits programmed



## Ordering Information

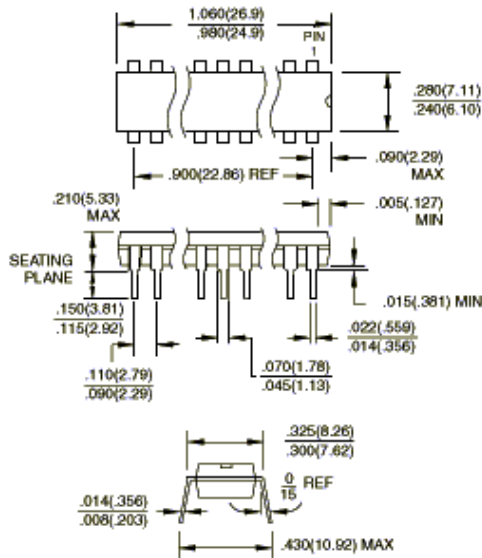
Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	2.7V to 6.0V	AT89C4051-12PC	20P3	Commercial (0°C to 70°C)
		AT89C4051-12SC	20S	
		AT89C4051-12PI	20P3	Industrial (-40°C to 85°C)
		AT89C4051-12SI	20S	
24	4.0V to 6.0V	AT89C4051-24PC	20P3	Commercial (0°C to 70°C)
		AT89C4051-24SC	20S	
		AT89C4051-24PI	20P3	Industrial (-40°C to 85°C)
		AT89C4051-24SI	20S	

### 封装类型

<b>20P3</b>	20-lead, 0.300" Wide, Plastic Dual In-line Package (PDIP)
<b>20S</b>	20-lead, 0.300" Wide, Plastic Gull Wing Small Outline (SOIC)

## 封装信息

**20P3**, 20-lead, 0.300" Wide, Plastic Dual Inline Package (PDIP)  
 Dimensions in Inches and (Millimeters)  
 JEDEC STANDARD MS-001 AD



**20S**, 20-lead, 0.300" Wide, Plastic Gull Wing Small Outline (SOIC)  
 Dimensions in Inches and (Millimeters)

